

เครื่องมือช่วยพัฒนาซอฟต์แวร์สำหรับ Real Time ขนาดเล็ก

Visual Application Generator for Small Real Time Embedded Systems

ชื่อผู้วิจัย/หน่วยงาน

นส.จันทนา จันทราพรชัย
นายธีรวัฒน์ ประกอบผล
นางธันวดี สุนคณินทร์

ภาควิชาคอมพิวเตอร์ คณะวิทยาศาสตร์ มหาวิทยาลัยศิลปากร
คณะวิทยาศาสตร์ สถาบันพระจอมเกล้า เจ้าคุณทหารลาดกระบัง
ภาควิชาคอมพิวเตอร์ คณะวิทยาศาสตร์ มหาวิทยาลัยมหิดล

บทคัดย่อ

ในงานวิจัยนี้ คณะผู้วิจัยจะพัฒนากระบวนการและเครื่องมือซอฟต์แวร์ (Software Tools) เพื่อช่วยในการออกแบบ Real-Time Embedded Systems ขนาดเล็ก โดยเครื่องมือช่วยออกแบบนี้จะผลิตผลลัพธ์เป็นโปรแกรมในรูปแบบของภาษา C ที่ไม่เจาะจงกับสถาปัตยกรรมของ Embedded System ใดๆ ในระบบเหล่านี้เงื่อนไขด้านเวลาเป็นสิ่งสำคัญ ในกรอบนี้ ประกอบด้วย ระบบ Real-Time Scheduling และระบบสร้างรหัสคำสั่งแบบอัตโนมัติ โดยระบบ Real-Time Scheduling ช่วยวิเคราะห์พฤติกรรมทางด้านเวลา ส่วนระบบสร้างรหัสคำสั่งอัตโนมัติจะช่วยในการ Implement Design ที่ได้ออกแบบไว้ ผู้ออกแบบระบบเพียงแค่ระบุพฤติกรรมของโปรแกรมด้วย Visual Tool ที่พัฒนาขึ้น และรหัสคำสั่งจะถูกสร้างอัตโนมัติที่รหัสคำสั่งจะอยู่ในรูปแบบภาษาซี ที่คอมไพล์ได้ และสามารถนำไปลิงก์กับรหัสคำสั่งที่มีอยู่เดิมได้ ทั้งระบบการสร้างรหัสคำสั่งแบบอัตโนมัติและระบบ Real-Time Scheduling ได้ถูก Implement ใน VisualIRT นอกจากนี้ระบบ Real-Time Scheduling ได้ถูกขยายต่อไปเป็นระบบ Multi-CPU Scheduling และระบบสร้างรหัสคำสั่งแบบอัตโนมัติได้ถูกขยายต่อไปเพื่อสร้างรหัสคำสั่งเป็นภาษาซี ที่รองรับมาปรายยุคที่ทาง MCS-51 อีกด้วย

วัตถุประสงค์

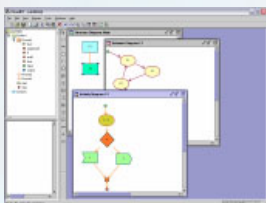
1. เพื่อการออกแบบโปรแกรมต่อประสานกับกราฟิก (gGraphical Interface) สำหรับ Architectural Level และ Behavior Level สำหรับซอฟต์แวร์ช่วยออกแบบ Real-Time Embedded Systems
2. เพื่อการศึกษาแนวคิดวิชาแบบจำลองข้อมูล (Data Model) สำหรับการเก็บข้อมูลเกี่ยวกับการออกแบบอย่างมีประสิทธิภาพ รวมทั้งสร้างวิธีการตรวจสอบความถูกต้องของ Specification ของระบบที่ใช้ใช้กำหนดโดยใช้ แบบจำลองข้อมูลนี้เป็นพื้นฐาน
3. เพื่อการศึกษาและพัฒนาวิธีการ Generate Code อย่างมีประสิทธิภาพ
4. เพื่อการพัฒนาเครื่องมือช่วยการออกแบบ (Design Tool) ช่วยในการ Generate Code เป็นภาษา C สำหรับ Real-Time Embedded Systems

ระเบียบวิธีวิจัย

1. พัฒนาแบบจำลองข้อมูลของเครื่องมือซอฟต์แวร์ (Software Tools) และโปรแกรมต่อประสานกับผู้ใช้ (User Interface)
2. วิเคราะห์ความถูกต้องของแบบจำลองข้อมูลและวิธีการตรวจสอบความถูกต้อง (Consistency) ของแบบจำลองระบบต่างๆ
 - 2.1 ศึกษาแบบจำลองข้อมูลที่มีอยู่ และการแทนค่าระบบจากแบบจำลองที่มีอยู่โดยใช้วิธีการ Formal
 - 2.2 ศึกษาวิธีการพิสูจน์ความถูกต้องของระบบแบบอื่นๆ
 - 2.3 พัฒนาการตรวจสอบความถูกต้องของแบบจำลอง (Model Checking) ที่ขึ้นอยู่กับข้อกำหนด (Specification) ที่กำหนด
 - 2.4 เปรียบเทียบวิธีการตรวจสอบความถูกต้องที่พัฒนาขึ้นและวิธีการอื่น ๆ
 - 2.5 พัฒนาโปรแกรมและโปรแกรมต่อประสานกับผู้ใช้ (User Interface) สำหรับวิธีการที่พัฒนาขึ้น
3. พัฒนาอัลกอริทึมในส่วนของ Code Generation
 - 3.1 ศึกษาวิธีการ Generate Code โดยทั่วไป
 - 3.2 วิเคราะห์ต้นแบบที่สร้างขึ้น และหาความสัมพันธ์กับรหัสคำสั่งภาษา C สำหรับแต่ละองค์ประกอบย่อยในตัวแบบ
 - 3.3 พัฒนาอัลกอริทึมในการสร้างรหัสคำสั่งเป็นภาษา C แบบอัตโนมัติสำหรับตัวแบบทั้งหมดของระบบ
 - 3.4 นำเอาวิธีการที่พัฒนามาอิมพลีเมนต์ในซอฟต์แวร์

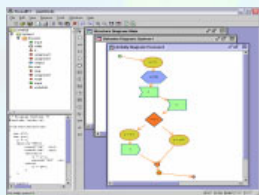
ผลการวิจัย

1. สร้างกรอบของการออกแบบ (Design Framework) โดยแบ่งการออกแบบเป็นระดับได้แก่ระดับ โดยใช้ Structure, Behavior และ Activity Model ดังรูปที่ 1 VisualIRT



รูปที่ 1 การแบ่ง framework การออกแบบเป็น 3 ระดับ

2. พัฒนาการสร้างรหัสคำสั่งแบบอัตโนมัติจาก Activity Model ดังรูปที่ 2

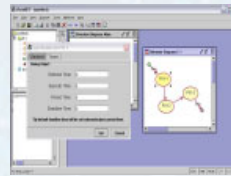


รูปที่ 2 การสร้างรหัสคำสั่งแบบอัตโนมัติจาก activity model

โครงการนี้ได้รับทุนอุดหนุนการวิจัยและพัฒนามา จาก
ฝ่ายเครือข่ายการวิจัยและพัฒนา (RDD)
ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ
112 อุทยานวิทยาศาสตร์ประเทศไทย ถนนพหลโยธิน
ตำบลคลองหลวง จังหวัดปทุมธานี 12120
โทรศัทพ์ 02-564-6900 ต่อ 2501-10 โทรสาร 02-564-6901-2

http://www.nectec.or.th/

3. สร้างโปรแกรมต่อประสานกับผู้ใช้สำหรับการรองรับพฤติกรรมด้านเวลาในซอฟต์แวร์ที่พัฒนาขึ้นและพัฒนา และอิมพลีเมนต์วิธีการ Real-Time Scheduling เพื่อตรวจสอบความถูกต้องด้านเวลาจาก Behavior Model ดังรูปที่ 3 และ 4



รูปที่ 3 การรองรับลักษณะทางด้านเวลาของซอฟต์แวร์

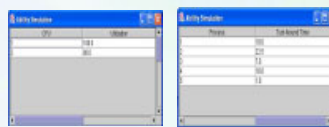


รูปที่ 4 การจำลองพฤติกรรมจาก Real-Time Scheduler ที่พัฒนาขึ้น

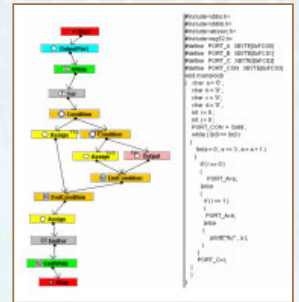
4. ปรับปรุงซอฟต์แวร์แบบจำลองและการสร้างรหัสคำสั่งให้รองรับกับมาปรายยุคสำหรับ MCS-51 ดังรูปที่ 5 Visual-MCS-51
5. ปรับปรุง Real-Time Scheduler ให้รองรับการระบบที่ทำงานแบบ Multi-CPU และวัดประสิทธิภาพการทำงาน ดังรูปที่ 6 และ 7



รูปที่ 6 การจำลองการทำงานสำหรับระบบแบบ Multi-CPU



รูปที่ 7 การวัดประสิทธิภาพการทำงานของแต่ละ CPU



รูปที่ 5 การสร้างรหัสคำสั่งแบบอัตโนมัติสำหรับ Visual-MCS-51

สรุป

ในงานวิจัยนี้ ได้ทำการออกแบบกรอบสำหรับการออกแบบระบบ Real-Time Embedded System โดยแบ่งมุมมองออกเป็น 2 ระดับ ได้แก่ ระดับ Structure และระดับ Behavior ซึ่งระดับ Structure ได้ใช้ Structure Model และระดับ Behavior ได้ใช้ Process และ Activity Model สำหรับระดับ Behavior จากตัวแบบทั้งสามนี้ ผู้วิจัยได้พัฒนาวิธีการทำ Real-Time Scheduling และการสร้างรหัสคำสั่งแบบอัตโนมัติให้สอดคล้องกัน ซึ่งได้ระบบการจัดกำหนดการ (Scheduling) ที่สร้างขึ้นรองรับแบบ 1 CPU หรือ หลาย CPU และระบบการสร้างรหัสคำสั่งแบบอัตโนมัติได้ถูกขยายให้รองรับการสร้างรหัสคำสั่งสำหรับมาปรายยุคของ MCS-51 ด้วย

เอกสารอ้างอิง

1. C. Chantrapromchai and T. Sunetnanta, Data Models for a Visual Tool for Real-Time Embedded Applications, Proceedings of the 4th National Computer Science and Engineering Conference, Bangkok, Thailand, November 16-17 2000, pp. 306-307.
2. C. Chantrapromchai and T. Sunetnanta, Design Framework Using Visual Models for Real-Time Embedded Systems, with Proceedings of the 5th National Computer Science and Engineering Conference, Chiang Mai, Thailand, November 7-9 2001, pp. 170-176.
3. C. Chantrapromchai and T. Sunetnanta, Visual Models for Real-Time Embedded Systems, Proceedings of the 2001 International Conference on Information Technology for New Millennium, Bangkok, Thailand, May 28-30, 2001 pp. 222-231.
4. C. Chantrapromchai and D. Tanpaibool, Real-time System Modeling and Simulation in VisualIRT, with, Technology Forum NECTEC, Thailand, August 21-22, 2002.
5. C. Chantrapromchai, Real-Time Simulation and Code Generation in VisualIRT, Proceedings of International Symposium on Communications and Information Technology, Pattaya , Thailand, November 24-25,2002, pages 198-201.
6. C. Chantrapromchai and S. Sangsunthorn, Real-Time Multi-CPU Simulation in VisualIRT, Proceedings of the 7th National Computer Science and Engineering Conference, Chonburi, Thailand, October 28-30, 2003, pp. 287-292.
7. C. Chantrapromchai, Reconfigurable Developer Framework for Real-time Systems, Proceedings of 2003 International Symposium on Communications and Information Technology, Hatyai, Thailand, September 3-5, 2003, pages 363-366.